

Reduced Instruction Set Computer(RISC) Pertemuan 14

oleh:

Riyanto Sigit, ST, M.Kom

Nur Rosyid, S Kom

Setiawardhana, ST

Hero Yudo Martono, ST

Tujuan

- Memahami Alasan mengapa digunakan menggunakan RISC
- Memahami Karakteristik RISC
- Memahami Ciri-ciri RISC dan CISC
- Memahami proses pipelining pada RISC
- Memahami mesin RISC

Fase - Fase Operasi Komputer

- F : instruksi fetch (pengambilan dari register atau memori)
- E : eksekusi (melakukan operasi pada ALU)
- M : memori (operasi penyimpanan dari register ke memori)

Operasi tanpa Pipelining

Load A ← MFEMLoad A ← waktu MFEMAdd C ← A + BFEBStore M ←
CFEMBranch XFE

Operasi Pipelining 2 Arah

Load A ← MFEMLoad A ← waktu MFEMAdd C ← A + BFEBStore M ←
CFEMBranch XFE



Operasi Pipelining 3 Arah

Load A ← MFEMLoad A ← waktu MFEMNOOPFEAdd C ← A +
BFEBStore M ← CFEMBranch XFEMNOOPFE

Pipelining (1)

- Pipelining akan lebih mudah diimplementasikan bila set instruksi sederhana dan teratur.
- Kebanyakan rancangan komputer memiliki panjang set instruksi yang sama sehingga tidak ada masalah dalam hal ini.
- Hal yang perlu diperhatikan adalah durasi antar set instruksi, karena tidak semua operasi memiliki waktu operasi yang sama.
- Operasi perpindahan data antar register lebih cepat daripada akses ke memori utama.
- Keteraturan dan durasi akan sulit diantisipasi bila set instruksi beragam, ada yang sederhana dan ada yang kompleks seperti rancangan CISC.

Pipelining (2)

- Karena pertimbangan inilah RISC lebih mudah menerapkan pipelining untuk meningkatkan kinerjanya.
- Instruksi – instruksi RISC dibuat sederhana sehingga hampir durasi eksekusi instruksi sama sehingga akan mudah melakukan penjadwalan operasi pada teknik pipelining-nya.
- Disamping keteraturan instruksi, untuk memperoleh pipelining yang optimal harus dipertimbangkan kecepatan kerja komponen – komponen komputer, penjadwalan instruksi yang tepat dan alokasi register yang dinamis.

Kesimpulan (1)

- Prosesor RISC, yang berkembang dari riset akademis telah menjadi prosesor komersial yang terbukti mampu beroperasi lebih cepat dengan penggunaan luas chip yang efisien.
- Bila teknik emulasi terus dikembangkan maka pemakai tidak perlu lagi mempedulikan prosesor apa yang ada di dalam sistem komputernya, selama prosesor tersebut dapat menjalankan sistem operasi ataupun program aplikasi yang diinginkan.

Kesimpulan (2)

- Perkembangan kontroversi RISC dan CISC disebabkan karena terjadinya semakin konvergensinya teknologi.
- Dengan semakin bertambahnya kerapatan keeping dan semakin cepatnya perangkat keras, maka system RISC menjadi semakin kompleks.
- Bersamaan dengan hal itu, untuk mencapai kinerja yang maksimum, rancangan CISC telah difokuskan terhadap masalah-masalah tradisional yang berkaitan dengan RISC, seperti misalnya penambahan jumlah register general purpose dan penekanan pada rancangan pipeline instruksi.

Pertanyaan

- Sebutkan ciri-ciri operasi RISC !
- Mengapa program yang ada pada Mesin RISC lebih panjang dari mesin CISC !
- Kenapa CISC cenderung menggunakan instruksi sederhana !
- Jelaskan mengapa NOOP dapat mengatasi masalah percabangan?
- Apakah pada mesin RISC terdapat mode pengalamatan indirect?, mengapa?